

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-322699

(43) 公開日 平成10年(1998)12月4日

(51) IntCl⁶

識別記号

F I

H 0 4 N 7/30

H 0 4 N 7/133

Z

H 0 3 M 7/30

H 0 3 M 7/30

A

H 0 4 N 1/41

H 0 4 N 1/41

B

審査請求 未請求 請求項の数35 OL (全 19 頁)

(21) 出願番号 特願平10-6712

(22) 出願日 平成10年(1998) 1月16日

(31) 優先権主張番号 7 8 4 7 3 9

(32) 優先日 1997年 1月15日

(33) 優先権主張国 米国 (US)

(71) 出願人 597004720

サン・マイクロシステムズ・インコーポレ
ーテッドSun Microsystems, In
c.アメリカ合衆国カリフォルニア州94303,
パロ・アルト, サン・アントニオ・ロード
901, エムエス・ピーエイエル01-521

(72) 発明者 ウェイ・ディン

アメリカ合衆国カリフォルニア州94536,
フレモント, セントラル・アベニュー
4903, ナンバー 128

(74) 代理人 弁理士 社本 一夫 (外5名)

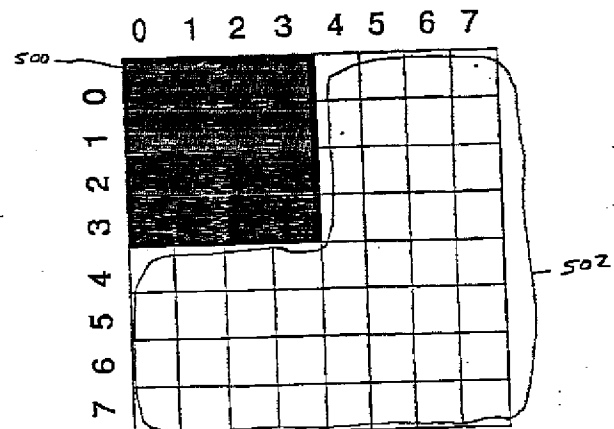
最終頁に続く

(54) 【発明の名称】 高速逆離散コサイン変換方法およびシステム

(57) 【要約】

【課題】 DCT変換係数のアレいを空間データの2次元アレいに変換するビデオ圧縮/圧縮解除システムを提供する。

【解決手段】 DCT変換係数のアレいを2つのグループに分け、領域IDCTアルゴリズムが第1のグループの非ゼロとゼロの両方の係数に適用され、IDCT計算は第2のグループの非ゼロ係数のみに適用される。演算結果が組合わされあるいはマッピングされて、空間データの出力アレいを形成する。DCT係数の8×8アレいを変換し、第1の領域が8×8アレいにおける係数の第1四半分部により定義される。領域IDCTアルゴリズムが第1四半分部におけるゼロと非ゼロの両係数に適用される。残りの3つの四半分部における非ゼロ係数は直接計算され、直接計算の結果が第1四半分部の係数に適用された領域IDCTアルゴリズムの結果に組合わされる。その結果の値が出力マトリックスへマッピングされる。

First region coefficients
非ゼロ領域の係数Remainder region coefficients
残りの領域の係数

【特許請求の範囲】

【請求項1】 ビデオ・システムにおいて逆離散コサイン変換 (IDCT) 係数のマトリックスについてIDCTを行う方法において、

離散コサイン変換 (DCT) 係数の前記マトリックスからDCT係数のサブマトリックスを選択するステップと、

領域的IDCT計算装置において、DCT係数の前記サブマトリックスの各係数を用いて、領域的逆離散コサイン変換アルゴリズムを実行して第1領域の結果を得るステップと、

DCT係数の前記マトリックスの残部から非ゼロDCT係数のみを選択するステップと、

直接IDCT計算装置において、前記残部における前記非ゼロDCT係数の各々に対して逆離散コサイン変換成分を計算するステップと、

前記各非ゼロIDCT係数に対して計算された前記逆離散コサイン変換成分と前記第1領域の結果とを加算するステップと、を含む方法。

【請求項2】 メモリから前記IDCT係数の前記マトリックスの各DCT係数を検索するステップを更に含む請求項1記載の逆離散コサイン変換方法。

【請求項3】 前記残部が前記サブマトリックスにおけるDCT係数以外の前記マトリックスにおける全てのDCT係数を含む請求項1記載の逆離散コサイン変換方法。

【請求項4】 前記第1領域の結果が、偶数-偶数IDCT成分クラスと、偶数-奇数IDCT成分クラスと、奇数-偶数IDCT成分クラスと、奇数-奇数IDCT成分クラスとを含む請求項1記載の逆離散コサイン変換方法。

【請求項5】 前記偶数-偶数IDCT成分クラスが、前記サブマトリックス内の偶数行、偶数列DCT係数を用いて計算され、前記サブマトリックスの奇数行および奇数列のDCT係数とは独立している請求項4記載の逆離散コサイン変換方法。

【請求項6】 前記偶数-奇数IDCT成分クラスが、前記サブマトリックス内の偶数行、奇数列のDCT係数を用いて計算され、前記サブマトリックスの奇数行および偶数列のDCT係数とは独立し、前記奇数-偶数DCT成分クラスが、前記サブマトリックス内の奇数行、偶数列のDCT係数を用いて計算され、前記サブマトリックスの偶数行および奇数列のDCT係数とは独立し、前記奇数-奇数DCT成分クラスが、前記サブマトリックス内の奇数行、奇数列のDCT係数を用いて計算され、前記サブマトリックスの偶数行および偶数列のDCT係数とは独立している請求項5記載の逆離散コサイン変換方法。

【請求項7】 偶数演算子が前記サブマトリックスの各偶数列DCT係数に適用される請求項6記載の逆離散コ

サイン変換方法。

【請求項8】 奇数演算子が前記サブマトリックスの各奇数列DCT係数に適用される請求項7記載の逆離散コサイン変換方法。

【請求項9】 前記各奇数列DCT係数が奇数行DCT係数である場合、各奇数列DCT係数に適用される前記奇数演算子の前記出力が前記奇数演算子に適用される請求項8記載の逆離散コサイン変換方法。

【請求項10】 前記偶数列DCT係数が偶数行DCT係数である場合、各偶数列DCT係数に適用される前記偶数演算子の前記出力が前記偶数演算子に適用される請求項9記載の逆離散コサイン変換方法。

【請求項11】 前記各奇数列DCT係数が偶数行DCT係数である場合、各奇数列DCT係数に適用される前記奇数演算子の前記出力が前記偶数演算子に適用される請求項10記載の逆離散コサイン変換方法。

【請求項12】 前記偶数列DCT係数が奇数行DCT係数である場合、各偶数列DCT係数に適用される前記偶数演算子の前記出力が前記奇数演算子に適用される請求項11記載の逆離散コサイン変換方法。

【請求項13】 偶数演算子が前記サブマトリックスの各偶数行DCT係数に適用される請求項6記載の逆離散コサイン変換方法。

【請求項14】 奇数演算子が前記サブマトリックスの各奇数行DCT係数に適用される請求項13記載の逆離散コサイン変換方法。

【請求項15】 前記マトリックスにおける前記各非ゼロDCT係数の行および列に応じて、前記残部における前記各非ゼロDCT係数に対して計算された前記逆離散コサイン変換成分が、前記偶数-偶数IDCT成分クラス、前記偶数-奇数IDCT成分クラス、前記奇数-偶数IDCT成分クラス、あるいは前記奇数-奇数IDCT成分クラスのいずれかに対応する1つに加算される請求項5記載の逆離散コサイン変換方法。

【請求項16】 各非ゼロDCT係数に対して計算された前記逆離散コサイン変換成分を前記対応するIDCT成分クラスに加算した後、前記IDCT成分クラスをIDCT出力マトリックスにマッピングするステップを更に含む請求項15記載の逆離散コサイン変換方法。

【請求項17】 前記IDCT出力マトリックスに対する前記IDCT成分クラスの前記マッピング・ステップが、前記IDCT成分クラスの各々を加算することにより前記出力マトリックスの第1四半分部分をマッピングすることを含む請求項16記載の逆離散コサイン変換方法。

【請求項18】 前記完全IDCT出力マトリックスに対する前記IDCT成分クラスの前記マッピング・ステップが、下式の計算により前記IDCT出力マトリックスの第2四半分部分、第3四半分部分および第4四半分部分をマッピングするステップを含む請求項17記載の逆離散

コサイン変換方法。x = 0, 1, 2, 3 および y = 0, 1, 2, 3 に対して

【数 1】

$$\begin{aligned} b(x, y+4) &= s_{00}(x, 3-y) - s_{01}(x, 3-y) + s_{10}(x, 3-y) - s_{11}(x, 3-y) \\ b(x+4, y) &= s_{00}(3-x, y) + s_{01}(3-x, y) - s_{10}(3-x, y) - s_{11}(3-x, y) \\ b(x+4, y+4) &= s_{00}(3-x, 3-y) - s_{01}(3-x, 3-y) - s_{10}(3-x, 3-y) + s_{11}(3-x, 3-y) \end{aligned}$$

【請求項 19】 ビデオ・システムに対する逆離散コサイン変換 (IDCT) 計算装置において、DCT 係数マトリックスから DCT 係数のサブマトリックスを選択し、DCT 係数の前記サブマトリックスの各係数を用いて領域的逆離散コサイン変換アルゴリズムを実行して第 1 領域の結果を得るように構成された領域 IDCT 計算エンジンと、DCT 係数の前記マトリックスの残部から非ゼロ DCT 係数のみを選択し、前記残部における前記各非ゼロ DCT 係数に対して逆離散コサイン変換成分を計算するように構成された直接 IDCT 計算エンジンと、

前記領域 IDCT 計算エンジンと前記直接 IDCT 計算エンジンとに接続され、前記各非ゼロ IDCT 係数に対して計算された前記逆離散コサイン変換成分に前記第 1 領域の結果を加算するように構成された、組合わせ装置と、を備えた IDCT 計算装置。

【請求項 20】 前記残部が、前記サブマトリックスにおける DCT 係数以外の前記サブマトリックスにおける全ての DCT 係数を含む請求項 19 記載の IDCT 計算装置。

【請求項 21】 前記第 1 領域の結果が、偶数-偶数 IDCT 成分クラスと、偶数-奇数 IDCT 成分クラスと、奇数-偶数 IDCT 成分クラスと、奇数-奇数 IDCT 成分クラスとを含む請求項 19 記載の IDCT 計算装置。

【請求項 22】 前記偶数-偶数 IDCT 成分クラスが、前記サブマトリックス内の偶数行、偶数列の DCT 係数を用いて前記領域 IDCT 計算エンジンにより計算され、前記サブマトリックスの奇数行および奇数列の DCT 係数とは独立している請求項 21 記載の IDCT 計算装置。

【請求項 23】 前記偶数-奇数 IDCT 成分クラスが、前記サブマトリックス内の偶数行、奇数列の DCT 係数を用いて前記領域 IDCT 計算エンジンにより計算され、前記サブマトリックスの奇数行および偶数列の DCT 係数とは独立しており、前記奇数-偶数 DCT 成分クラスが、前記サブマトリックス内の奇数行、偶数列の DCT 係数を用いて前記領域 IDCT 計算エンジンにより計算され、前記サブマトリックスの偶数行および奇数列の DCT 係数とは独立しており、前記奇数-奇数 DCT 成分クラスが、前記サブマトリックス内の奇数行、奇数列の DCT 係数を用いて前記領域 IDCT 計算エンジンにより計算され、前記サブマトリックスの偶数行および偶数列の DCT 係数とは独立している請求項 22 記載

の IDCT 計算装置。

【請求項 24】 前記領域 IDCT 計算エンジンが、偶数演算子を前記サブマトリックスの各偶数列 DCT 係数に適用するように構成される請求項 23 記載の IDCT 計算装置。

【請求項 25】 前記領域 IDCT 計算エンジンが、奇数演算子を前記サブマトリックスの各奇数列 DCT 係数に適用するように構成される請求項 24 記載の IDCT 計算装置。

【請求項 26】 前記各奇数列 DCT 係数が奇数行 DCT 係数である場合、各奇数列 DCT 係数に適用される前記奇数演算子の前記出力が前記奇数演算子に適用される請求項 25 記載の IDCT 計算装置。

【請求項 27】 前記偶数列 DCT 係数が偶数行 DCT 係数である場合、各偶数列 DCT 係数に適用される前記偶数演算子の前記出力が前記偶数演算子に適用される請求項 26 記載の IDCT 計算装置。

【請求項 28】 前記各奇数列 DCT 係数が偶数行 DCT 係数である場合、各奇数列 DCT 係数に適用される前記奇数演算子の前記出力が前記偶数演算子に適用される請求項 27 記載の IDCT 計算装置。

【請求項 29】 前記偶数列 DCT 係数が奇数行 DCT 係数である場合、各偶数列 DCT 係数に適用される前記偶数演算子の前記出力が奇数行 DCT 係数である請求項 28 記載の IDCT 計算装置。

【請求項 30】 前記領域 IDCT 計算エンジンが、偶数演算子を前記サブマトリックスの各偶数行 DCT 係数に適用するように構成される請求項 23 記載の IDCT 計算装置。

【請求項 31】 前記領域 IDCT 計算エンジンが、奇数演算子を前記サブマトリックスの各奇数行 DCT 係数に適用するように構成される請求項 30 記載の IDCT 計算装置。

【請求項 32】 前記マトリックスにおける前記各非ゼロ DCT 係数の行および列に従って、前記組合わせ装置が、前記偶数-偶数 IDCT 成分クラス、前記偶数-奇数 IDCT 成分クラス、前記奇数-偶数 IDCT 成分クラス、あるいは前記奇数-奇数 IDCT 成分クラスのいずれかの対応する 1 つに、前記残部における前記各非ゼロ DCT 係数に対して計算された前記逆離散コサイン変換成分を加算するように構成される請求項 22 記載の IDCT 計算装置。

【請求項 33】 各非ゼロ DCT 係数に対して計算された前記逆離散コサイン変換成分を前記対応する IDCT

成分クラスに加算した後、前記IDCT成分クラスをIDCT出力マトリックスにマッピングする請求項32記載のIDCT計算装置。

【請求項34】 前記IDCT成分クラスの各々を加算することにより、前記組合わせ装置が更に前記出力マトリックスの第1四半分部をマッピングするよう構成される請求項33記載のIDCT計算装置。

$$\begin{aligned} b(x, y+4) &= s_{00}(x, 3-y) - s_{01}(x, 3-y) + s_{10}(x, 3-y) - s_{11}(x, 3-y) \\ b(x+4, y) &= s_{00}(3-x, y) + s_{01}(3-x, y) - s_{10}(3-x, y) - s_{11}(3-x, y) \\ b(x+4, y+4) &= s_{00}(3-x, 3-y) - s_{01}(3-x, 3-y) - s_{10}(3-x, 3-y) + s_{11}(3-x, 3-y) \end{aligned}$$

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、逆離散余弦（コサイン）変換（IDCT）を実施するためのシステムおよび方法に関する。本発明は、また、ディジタル・ビデオ圧縮および圧縮解除（decompression）に関し、特に効率が改善され計算に関する要件が少ない逆離散コサイン変換（IDCT）を実施するためのビデオ・エンコーダおよびデコーダに関する。

【0002】

【従来の技術】フル・モーション・ディジタル・ビデオは、大量の記憶域とデータ転送帯域幅とが必要になる。このため、ビデオ・システムは、必要な記憶量と転送帯域幅を減少させるために種々の形式のビデオ圧縮アルゴリズムを用いている。一般に、静止グラフィック・イメージ（画像）とフル・モーション・ビデオに対しては異なるビデオ圧縮法が存在する。フレーム内（イントラフレーム）圧縮法は、フレーム内の空間的冗長性を用いて静止画像（イメージ）即ち1つのフレーム内のデータを圧縮するために用いられる。フレーム間（インターフレーム）圧縮法は、フレーム間の時間的冗長性を用いて、複数のフレーム即ちモーション・ビデオ（動画）を圧縮するために用いられる。フレーム間圧縮法は、単独にあるいはフレーム内圧縮法と関連して、モーション・ビデオ用にもっぱら用いられる。

【0003】フレーム内圧縮手法または静止画像圧縮手法は、一般に、離散コサイン変換（DCT）のような周波数領域（ドメイン）の手法を用いる。フレーム内圧縮は、典型的に、フレームを有効にコード化して空間的な冗長性を除去するために画像フレームの周波数特性を用いる。静止グラフィック画像に対するビデオ・データ圧縮の事例は、JPEG（Joint Photographic Experts Group）圧縮、およびRLE（ランレングス・エンコーディング）である。JPEG圧縮は、無損失（イメージ品質劣化なし）圧縮あるいは損失のある（激しい劣化は認識不能）圧縮を得るため離散コサイン変換を用いる関連規格の集合である。JPEG圧縮は本来ビデオではなく静止画像の圧縮を意図するものであったが、JPEG圧縮は、一部のモーシ

【請求項35】 前記組合わせ装置が、更に、下式の計算により、前記IDCT出力マトリックスの第2四半分部と第3四半分部と第4四半分部をマッピングするよう構成される請求項34記載のIDCT計算装置。 $x=0, 1, 2, 3$ および $y=0, 1, 2, 3$ に対して【数2】

ョン・ビデオ用途にも用いられている。RLE圧縮法は、一本のラインのビット・マップにおける重複ピクセルについてテストし、ピクセル自体のデータではなく連続的な重複ピクセル数を記憶することにより処理を行う。

【0004】静止画像に対する圧縮アルゴリズムとは対照的に、大部分のビデオ圧縮アルゴリズムは、フル・モーション・ビデオ（フル動画）を圧縮することを意図されている。先に述べたように、モーション・ビデオに対するビデオ圧縮アルゴリズムは、フレーム間の時間的冗長性を除去するためフレーム間圧縮と呼ばれる概念を用いる。フレーム間圧縮は、データ・ファイルにおける連続的フレーム間の差分のみを記憶することを含んでいる。

【0005】フレーム間圧縮は、一般的に適度に圧縮されたフォーマットでキー・フレーム即ち基準フレームの全画像を記憶する。連続するフレームは、キー・フレームと比較され、キー・フレームと連続フレームとの間の差分のみが記憶される。周期的に、例えば新たな情景（シーン）が表示される時に、新たなキー・フレームが記憶され、以後の比較はこの新たな基準点から開始する。差分のフレームは、更に、DCTのような手法により圧縮される。フレーム間圧縮技法を用いるビデオ圧縮の事例としては、MPEG、DVIおよびインディオ（Indeo）等がある。

【0006】MPEGの技術背景

MPEG（Moving Picture Experts Group）圧縮と呼ばれる圧縮標準規格は、先に述べたフレーム間手法およびフレーム内圧縮技法を用いるフル・モーション・ビデオ画像の圧縮および圧縮解除のための1組の方法である。MPEG圧縮は、とりわけ、動き補償および離散コサイン変換（DCT）の両プロセスを用い、200:1より大きな圧縮比を生じさせることが可能である。

【0007】この2つの主要なMPEG標準規格は、MPEG-1およびMPEG-2と呼ばれる。MPEG-1規格は、一般に、時間差動パルス・コード変調（DPCM）を典型的に使用するブロック基準動き補償予測（MCP）を用いるフレーム間データ低減に関する。M

PEG-2規格は、MPEG-1規格に似ているが、高品位テレビジョン(HDTV)のようなインターレース化デジタル・ビデオを含む更に広い用途範囲を網羅する拡張を含んでいる。

【0008】MPEGのようなフレーム間圧縮法は、大半のビデオ・シーケンスにおいて、アクション(動き)は前景において生じるが背景は比較的不動のままであるという事実に基づいている。背景は、動いてもよいが、ビデオ・シーケンスにおける連続フレームの大きな部分は冗長である。MPEG圧縮は、シーケンスにおけるフレームをコード化あるいは圧縮するためこのような固有の冗長性を用いる。

【0009】イントラ(I: Intra)フレーム、予測(P: Predicted)フレームおよび双方向性内挿(B: Bi-directional)フレームと呼ばれる3種類の画像を含んでいる。Iフレーム即ちイントラ・フレームは、ビデオの全フレームに対するビデオ・データを含み、典型的には10ないし15フレームごとに置かれる。イントラ・フレームは、ランダム・アクセスのためのファイルにエントリ点を提供し、一般に適度にもみ圧縮される。予測フレームは、過去のフレーム、即ち前のイントラ・フレームまたは予測フレームに関連してコード化される。このため、Pフレームのみが、前のIフレームまたはPフレームに対する変化を含む。一般に、予測フレームが、やや大量の圧縮を受け、将来の予測フレームに対する基準(参照)として用いられる。このため、IおよびPの両フレームは、以降のフレームに対する基準として用いられる。双方向性画像は、最大量の圧縮を含み、コード化されるために過去と将来の両基準が必要となる。双方向性フレームは、決して他のフレームに対する基準としては用いられない。

【0010】一般に、基準フレームに続くフレーム、即ち基準IまたはPフレームに続くPフレームおよびBフレームでは、これらフレームの僅かに小さな部分が各基準フレームの対応部分と異なる。このため、これらのフレームでは、差のみが圧縮されて記憶される。これらフレーム間の差分は、以下に述べるように、典型的には動きベクトル推定ロジックを用いて生成される。

【0011】MPEGエンコーダがビデオ・ファイルまたはビットストリームを受取る時、MPEGエンコーダは通常最初にIフレームを生成する。MPEGエンコーダは、イントラ・フレーム圧縮手法を用いてIフレームを圧縮する。Iフレームが生成された後、MPEGエンコーダがそれぞれのフレームをマクロブロックと呼ばれる 16×16 ピクセル平方の格子へ分割する。各フレームは、動き推定/補償を行うためにマクロブロックへ分割される。このため、各目標ピクチャまたはフレーム、即ちコード化されているフレームの場合は、エンコーダが、目標ピクチャ・マクロブロックと探索(サーチ)フレームと呼ばれる近傍ピクチャにおけるブロックとの間

の正確あるいは略々正確な一致について探索する。目標Pフレームの場合、エンコーダが前のIまたはPフレームにおいて探索を行う。目標Bフレームの場合、エンコーダは、前または後のIまたはPフレームにおいて探索を行う。一致が見出されると、エンコーダが、ベクトル移動コード即ち動きベクトルを送出する。ベクトル移動コード即ち動きベクトルのみが、探索フレームと各目標ピクチャとの間の差分についての情報を含む。基準ピクチャ即ちIフレームにおけるブロックに対して変化がない目標ピクチャにおけるブロックは無視される。このため、これらフレームに対して実際に記憶されるデータ量は著しく低減される。

【0012】動きベクトルが生成された後、エンコーダが空間的冗長性を用いて変化をコード化する。このため、マクロブロックの位置における変化を見出した後、MPEGアルゴリズムが更に、対応するマクロブロック間の差分を計算してコード化する。各マクロブロックは、明るさ即ち輝度信号に対してそれぞれサイズ 8×8 の4つのサブブロックと、カラー・フォーマットに依存するカラー信号即ちクロミナンス信号に対する対応する2つ、4つあるいは8つのサブブロックとからなっている。この差分のコード化は、離散コサイン変換、即ちDCTと呼ばれる数学的プロセスにより行われる。このプロセスは、 8×8 ブロックごとに演算を行う。

【0013】他のフレームに対する基準として用いられるフレームについては、結果のピクセル・データを復元するために、これらのブロックに対してMPEGエンコーダが量子化およびDCT変換の逆の動作を行う必要がある。この結果のピクセル・データは、PおよびBフレームのような以降のフレームについての動き推定のために用いられる。このため、MPEGエンコーダは、一般に、逆量子化ロジックならびに逆DCTロジックを含む。

【0014】従って、MPEG圧縮は、ビデオ・シーケンスにおける2つの種類の冗長性に基いており、これらは個々のフレームにおける冗長性である空間的なものと、連続フレーム間の冗長性である時間的なものである。空間的圧縮は、ピクチャ・フレームの周波数特性を考察することにより行われる。各フレームは、重なり合わないブロックに分割され、各ブロックは離散コサイン変換(DCT)により変換される。変換されたブロックが「DCT領域」へ変換された後、変換ブロックにおける各エントリは1組の量子化テーブルについて量子化される。各エントリに対する量子化ステップは、周波数に対する人間の視覚系統(HVS)の感度を勘案して変動し得る。HVSが低周波に対してより敏感であるので、大部分の高周波エントリはゼロに量子化される。エントリが量子化されるこのステップにおいては、情報が失われ、再構成されたイメージにエラーが導入される。ランレングス・エンコーディングは、量子化値を送出するた

10

20

30

40

50

めに用いられる。圧縮を更に強化するために、ブロックが、比較的低い周波数のエントリを先ず走査するジグザグ状の走査がされ、ゼロでない量子化値がゼロのランレングスと共にエントロピー・コード化される。

【0015】先に述べたように、時間的圧縮は、大部分の対象物が連続ピクチャ・フレーム間で同じままであるという事実を利用し、連続フレームにおける対象物即ちブロック間の差分は、(対象物の運動、カメラの運動のいずれか、あるいはその両方による)動きの結果としてのフレームにおけるそれらの位置である。この相対的エンコーディングは、動きの推定のプロセスによって行われる。動き補償の結果としての差のイメージは、DCT、量子化およびRLEエントロピー・コード化によって更に圧縮される。

【0016】MPEGデコーダがコード化されたストリームを受取ると、MPEGデコーダが上記演算のを逆を行う。このため、MPEGデコーダは、ジグザグ順序を除去する逆走査、データを量子化解除する逆量子化、および周波数領域からピクセル領域へデータを変換する逆DCTを実施する。MPEGデコーダは、また、時間的に圧縮されたフレームを再成するため送られた動きベクトルを用いて動き補償を行う。

【0017】

【発明が解決しようとする課題】逆離散コサイン変換(IDCT)の計算は、一般に大量の処理を要求する。IDCTを計算するための1つの公知方法は、チェン(Chen)・アルゴリズムと呼ばれる。このチェン・アルゴリズムを計算するための従来技術の手法は、ROM/RAMに記憶された係数と共に「ブース・コード化マルチプライヤ」(Booth-Coded Multiplier)を用いてきた。しかし、この方法は、従来のマルチプライヤの構成によるダイ領域の非効率的な使用と、係数の記憶のためのROM/RAMの使用によるテストの複雑性を含む短所を有する。更に、この方法は、マルチプライヤを最適化する際の係数の固有の対称特性を利用していない。最後に、当該方法は、一般的に処理能力(スループット)が低い。

【0018】IDCTを計算するための別の方法は、AANアルゴリズムと呼ばれる。このAANアルゴリズムは、ビデオ圧縮および圧縮解除システムにおいて比較的良好な性能を結果として生じる分割可能なフルIDCTアルゴリズムである。先に述べたように、典型的なビデオ圧縮/解除システムは、離散コサイン変換係数の8×8ブロックからの空間データの8×8ブロックの計算に依存している。AANアルゴリズムが離散コサイン変換係数の完全2次元の8×8ブロックに適用されると、変換を実施するのに要する多くの乗算が平行して行われ、これにより比較的高速な全計算を可能にする。しかし、これにも拘わらず、典型的なシステムでは、離散コサイン変換係数の8×8ブロックについてIDCT演算を更

に高速に行うことが依然として望ましい。

【0019】IDCT演算の実施のための更に別のアルゴリズムは、対称マップ化IDCT(SMIDCT)と呼ばれる。このアルゴリズムは、典型的な画像およびビデオへの適用において、変換された係数がまばらである、即ち、多くの係数がゼロであるという事実を利用している。典型的な用途の場合のようにゼロでない係数の数が少ないときは、当該アルゴリズムはフル(完全)AANアルゴリズムよりも高速であり得る。

【0020】新たなシステムおよび方法が、逆離散コサイン変換を効率的に計算するために望まれている。特に、ビデオへの適用においてAANおよびSMIDCTの両アルゴリズムよりも良好に逆離散コサイン変換を計算するシステムを提供することが特に望ましい。

【0021】

【課題を解決するための手段】先に述べた諸問題の大部分は、本発明による高速逆離散コサイン変換のシステムおよび方法によって解消される。一実施形態において、DCT変換係数のアレイが空間的データの2次元アレイに変換される。DCT変換係数のアレイは2つのグループに分割される。領域的なIDCTアルゴリズムが、第1のグループのゼロでない係数とゼロの係数の両方の全ての係数に適用されるが、IDCT計算は第2のグループのゼロでない係数にのみ適用される。演算結果が次に組合わされそして(または)マップ化されて空間的データの出力アレイを形成する。

【0022】DCT係数の8×8アレイが変換されるべき1つの特定の構成においては、第1の領域が8×8アレイにおける係数の第1四半分(クオドラント: quadrant)により定義される。領域的IDCTアルゴリズムは、第1四半分におけるゼロと非ゼロの両係数に適用される。残る3つの四半分における非ゼロ係数は直接計算され、この直接計算の結果は第1四分分の係数に適用された領域的IDCTアルゴリズムの結果と組合わされる。その結果の値が出力マトリックスにマップ化される。領域的IDCTアルゴリズムは、係数の行と列の指標(インデックス)のバリティに従って、第1四半分における係数を4つのグループ(即ち、偶数行-偶数列、偶数行-奇数列、奇数行-偶数列、および奇数行-奇数列)に分類することにより行われる。これらの分類から、予め定めた偶数と奇数のIDCT演算子が行と列の方向に適用されて、偶数-偶数IDCT成分クラスと、奇数-偶数IDCT成分クラスと、偶数-奇数IDCT成分クラスと、奇数-奇数IDCT成分クラスとを導き出す。残りの四半分における非ゼロ係数の各行に行われた直接IDCT計算の結果は、対応する成分クラスへ加算される。各直接IDCT計算の結果を第1四分分の係数から得たIDCT成分クラスへ加算した後、結果のIDCT成分クラスが組合わされて出力マトリックスを形成する。

【0023】高速逆離散コサイン変換法は、ビデオ・エンコードまたはデコード・システムの計算ユニット内で用いることが可能である。DCT係数と結果の空間的データは、ビデオ・エンコードまたはデコード・システムのメモリ内に記憶することが可能である。本発明による逆離散コサイン変換技法を用いるビデオ・エンコードまたはデコードは、高性能を有利に達成することができる。

【0024】本発明は、添付図面と関連して望ましい実施形態の以降の詳細な説明によりよく理解することができる。

【0025】

【発明の実施の形態】

ビデオ圧縮システム

まず図1を参照すると、本発明によるビデオ圧縮および（または）圧縮解除を実行するためのシステムの一実施形態が示される。当該システムは、ビデオ・エンコーディングまたはビデオ圧縮および（または）ビデオ復号（デコード）あるいはビデオ圧縮解除中に、逆離散コサイン変換（IDCT）の計算を行う。他の実施の形態においては、本発明のシステムおよび方法は、必要に応じて、他の種々の種類の用途において使用されるIDCT動作を行うために用いることが可能である。

【0026】図示のように、一実施形態において、ビデオ・エンコーディング/デコーディング・システムは、汎用コンピュータ・システム60を含んでいる。このビデオ・エンコーディング/デコーディング・システムは、コンピュータ・システム、セット・トップ・ボックス（set-top box）、テレビジョンその他の装置を含む任意の色々な形式のシステムを含むことができる。様々な実施の形態において、ビデオ・エンコーディング/デコーディング動作の一方または両方が、本発明の改善されたIDCT計算システムおよび方法を含む。

【0027】コンピュータ・システム60は、このコンピュータ・システム60により圧縮解除または復号されるべきデジタル・ビデオ・ファイルを記憶するメディア記憶装置62に結合されることが望ましい。メディア記憶装置62はまた、結果の復号あるいは圧縮解除されたビデオ・ファイルをも記憶する。望ましい実施形態においては、コンピュータ・システム60は、圧縮されたビデオ・ファイルまたはビット・ストリームを受取り、正常な非圧縮デジタル・ビデオ・ファイルを生成する。当該明細書においては、用語「圧縮されたビデオ・ファイル」とは、とりわけMPEG標準規格を含む動き推定手法を使用する種々のビデオ圧縮アルゴリズムの任意のものに従って圧縮されたビデオ・ファイルを意味し、用語「非圧縮デジタル・ビデオ・ファイル」とは、復号（デコード）あるいは非圧縮ビデオのストリームを意味する。

【0028】図示のように、コンピュータ・システム60は、ビデオの復号または圧縮解除動作を行うビデオ・デコード74を含むことが望ましい。一実施形態においては、ビデオ・デコード74は、MPEGデコードである。コンピュータ・システム60はまた、一実施形態ではMPEGエンコードであるビデオ・エンコード76をオプションとして含むことが可能である。前記ビデオ・デコード74およびビデオ・エンコード76は、コンピュータ・システムにおけるバスに結合されたアダプタ・カードであることが望ましいが、例示の目的のためにコンピュータ・システム60に対して外部に示されている。コンピュータ・システム60はまた、ビデオ圧縮解除または復号動作の部分を実行し、またはビデオ圧縮またはエンコーディング動作の部分を実行し、そして（または）必要に応じて他の動作を実行するフロッピー・ディスク72により表わされるソフトウェアを含む。

【0029】コンピュータ・システム60は、1つ以上のプロセッサ、1つ以上のバス、ハード・ドライブおよびメモリを含む種々の標準的な構成要素を含むことが望ましい。次に図2を参照すると、図1のコンピュータ・システムに含まれる構成要素を示すブロック図が示される。図2は、例示に過ぎず、必要に応じて、他のコンピュータ・アーキテクチャを用いることができることは理解される。図示のように、コンピュータ・システムは、チップセット・ロジック82を介してシステム・メモリ84に接続された少なくとも1つのプロセッサ80を含んでいる。チップセット82は、PCIバス86にインターフェースするためのPCI（Peripheral Component Interconnect）ブリッジあるいは別の形式の拡張バスとのインターフェースのための別の形式のバス・ブリッジを含むことが望ましい。図2において、ビデオ・デコード74とビデオ・エンコード76は、PCIバス86に接続されるように示される。ビデオ88およびハード・ドライブ90のような他の種々の構成要素をコンピュータ・システムに含めることができる。

【0030】先に述べたように、図1の実施の形態においては、コンピュータ・システム60は、1つ以上のデジタル記憶装置またはメディア記憶装置を含み、あるいはこれらに接続される。例えば、図1の実施の形態では、コンピュータ・システム60がケーブル64を介してメディア記憶装置62に接続されている。メディア記憶装置62は、RAID（Redundant Array of Inexpensive Disks）ディスク・アレイを含むか、あるいは1つ以上のCD-ROMドライブおよび（または）1つ以上のデジタル・ビデオ・ディスク（DVD）記憶装置を含むか、あるいは圧縮解除されるデジタル・ビデオを記憶するか、そして（または）結果の復号されたビデオ・データを記憶するための他のメディアを含むことが望ましい。コンピ

ータ・システムは、また、1つ以上の内部RAIDアレイ、CD-ROMドライブを含み、そして(または)1つ以上の別個のデジタル・ビデオ・ディスク(DVD)記憶装置に結合することもできる。コンピュータ・システム60は、また、必要に応じて、他の形式のデジタルまたはアナログ記憶装置またはメディアに接続することもできる。

【0031】あるいはまた、圧縮されたデジタル・ビデオ・ファイルは、遠隔記憶装置または遠隔コンピュータ・システムのような外部ソースから受取することもできる。コンピュータ・システムは、ATM(Asynchronous Transfer Mode)アダプタ・カードまたはISDN(統合サービス・デジタル・ネットワーク)端末アダプタ、またはデジタル・ビデオ・ファイルを受取るための他のデジタル・データ・レシーバのような入力装置を含むこともできる。デジタル・ビデオ・ファイルはまた、アナログ・フォーマットで記憶されあるいは受取られ、コンピュータ・システム60に対して外部的にあるいはコンピュータ・システム60内部でデジタル・データへ変換される。

【0032】先に述べたように、コンピュータ・システム60におけるビデオ・デコーダ74は、ビデオ復号(デコーディング)機能あるいはビデオ圧縮解除機能を行う。ビデオ復号またはビデオ圧縮解除の実施時に、ビデオ・デコーダ74は、逆離散コサイン変換(IDCT)を行う。更に以下に述べるように、コンピュータ・システム60におけるMPEGデコーダ74は、改善された性能でIDCTを計算することができる。

【0033】先にも述べたように、コンピュータ・システム60におけるビデオ・エンコーダ76は、ビデオ・エンコーディング機能またはビデオ圧縮機能を実施する。ビデオ・エンコーディングまたはビデオ圧縮を行う際、ビデオ・エンコーダ76は、あるデータについて逆離散コサイン変換を行う。以下に更に説明するように、コンピュータ・システム60におけるビデオ・エンコーダ76は、IDCTを改善された性能で計算することができる。

【0034】図1のシステムは、必要に応じて2つ以上の相互接続されたコンピュータを含むことが可能なことが判る。ビデオ・データをエンコーディングあるいはデコーディングするためのシステムは、代替的にセット・トップ・ボックスのような他のハードウェアを単独で含み、あるいは汎用プログラム可能コンピュータと関連して用いることもできる。ビデオ・データをエンコーディングあるいはデコーディングするためのシステムは、エンコーディングまたはデコーディング・プロセスの計算のため全体的にあるいは部分的にソフトウェアの形式でCPU80内で実現することもできる。必要に応じて、本発明によるビデオ・データのエンコーディングおよび(または)デコーディングするために種々の形式のうち

の任意のシステムを使用できることが判る。

【0035】図3-MPEGデコーダのブロック図

次に図3を参照すると、本発明によるIDCT計算を行うビデオ・デコーダ74の一実施形態を例示するブロック図が示される。図示のように、ビデオ・デコーダ74は、コード化あるいは圧縮デジタル・ビデオ・ストリームを受取り、非圧縮デジタル・ビデオ・ストリームを出力する。圧縮デジタル・ビデオ・ストリームは、テレビジョン・セグメントまたはムービーのようなビデオ・シーケンスをテレビジョンまたはコンピュータ・システムのようなスクリーン上へ提示するために用いられる圧縮ビデオ・データのビットストリームである。一実施形態においては、圧縮されたデジタル・ビデオ・ストリームは、MPEG-2圧縮アルゴリズムを用いて圧縮され、従って、ビデオ・デコーダ74はMPEG-2デコーダである。MPEGデコーダの動作は当技術において周知であるので、本発明の動作に不必要であるこれらデコーダの動作の詳細は、簡素化のため省略する。

【0036】図3に示されるように、ビデオ・デコーダ74は、逆走査ブロック104へ出力を与えるように接続された可変長復号ブロック102を含み、ブロック104は逆量子化ブロック106へ出力を与えるように接続され、ブロック106は動き補償ブロック110へ出力を与えるように接続された逆DCTブロック108へ出力を与えるように接続され。動き補償ブロック110は、復号化(デコード)サンプルを含む出力を与える。フレーム・ストア・メモリ112は、復号されたフレーム・データを受取り記憶する動き補償ブロック110の出力に接続される。動き補償ブロック110は、動き補償中にフレーム・ストア・メモリ112から基準ブロック・データを受取るためフレーム・ストア・メモリ112の出力に接続される。

【0037】図3に示されるように、可変長復号(デコーディング)ブロック102は、コード化データを受取り、可変長復号を行う。周知のように、MPEG規格は、可変長コードを用いてデータが伝送のため圧縮されることを規定する。このため、可変長復号ブロック102が、このデータを復号し、QFS[n]と呼ぶ出力を生じる。可変長復号ブロック102のQFS[n]出力は、逆走査ブロック104へ与えられる。逆走査ブロック104は、受取ったデータのジグザグ走査順序を逆にしてQF[v][u]と呼ぶ出力を生じる。出力QF[v][u]は、逆量子化ブロック106へ与えられる。逆量子化ブロック106は、F[v][u]と呼ぶ量子化解除データを生じるためデータの逆量子化または量子化解除を行う。逆量子化ブロック106の出力F[v][u]は、逆DCTブロック108へ与えられ、このブロックがデータを周波数領域から再びピクセル領域へ変換するため逆離散コサイン変換を行う。以下に更に述べるように、逆DCTブロック108は、改善され

た効率でIDCTを行う。逆DCTブロック108は、 $f[y][x]$ と呼ぶ出力を生じる。逆DCTブロック108の出力 $f[y][x]$ は、モーション補償ブロック110へ与えられる。

【0038】逆DCTブロック108からの出力 $b[y][x]$ は、ピクセル・データの時間的にコード化されたフレームを含む。動き補償ブロック110は、動き補償手法を用いて時間的に圧縮されたフレームを圧解除する。動き補償ブロック110からの出力ピクセル値は、フレーム・ストア・メモリ112へ与えられる。10 フレーム・ストア・メモリ112は、このようにして、動き補償ブロック110に接続され、ビデオ・データの1つ以上の基準フレームを記憶する。ビデオ・データのこれらの基準フレームは、PおよびBフレームのような時間的に圧縮されたフレームについて動き補償を行う際に動き補償ブロック110により使用される。

【0039】図4-MPEGエンコーダのブロック図次に図4を参照すると、本発明によりIDCTを行うビデオ・エンコーダ76の一実施形態を示すブロック図が示される。図示のように、ビデオ・エンコーダ76は、20 非圧縮デジタル・ビデオ・ストリームを受取り、コード化ストリームを出力する。非圧縮デジタル・ビデオ・ストリームは、テレビジョン・セグメントまたはムービーのようなビデオ・シーケンスをテレビジョンまたはコンピュータ・システムのようなスクリーン上に提示するために使用されるビデオ・データのビットストリームである。一実施形態においては、ビデオ・エンコーダ76は、MPEG-2圧縮アルゴリズムを用いて非圧縮デジタル・ビデオ・ストリームを圧縮する。

【0040】図4に示されるように、ブロック・コンバータ142が、入力輝度およびクロミナンスのビデオ信号をブロック・フォーマットへ変換し、ここで各ブロックは64ピクセル値の 8×8 マトリックスを含むことが望ましい。このブロック・フォーマットは、例えば、標準的な4:4:4、4:2:2、4:2:0などのスペーシング・フォーマットのような特定形式のエンコーディング・システムに応じた特定のスペーシング・フォーマットへ分類される複数のマクロブロックとして構成されることが望ましい。ブロック・コンバータ142は、以下に更に述べるように、減算器144および動き推定/補償ロジック162へ逐次のピクセル値を与える。ブ20 ロック・コンバータ142はまた、出力をイントラSW決定ブロック170へ与える。

【0041】減算器144は、マルチプレクサ166から入力を受取り、マルチプレクサ166の出力をブロック・コンバータ142の出力から差引くよう動作する。マルチプレクサ166は、動き推定/補償ロジック162から入力を受取り、ブロック168からも0入力を受取る。マルチプレクサ166は、イントラSW決定ブ30 ック170から選択入力を受取る。イントラSW決定ブ

ロック170は、フィールド間（インターフィールド）またはフィールド内（イントラフィールド）モードが使用されているかどうかを決定する。フィールド間データモードにおいては、マルチプレクサ166は動き推定/補償ロジック162からの出力を与え、ブロック・コンバータ142がブロック・コンバータ142から与えられた対応ブロックから、動き推定/補償ロジック162により与えられたマクロブロックの各ブロックを差引く。フィールド内データ・モードにおいては、マルチプレクサ166は、ゼロ・ブロック168から出力を与え、従ってブロック・コンバータ142からのブロックが修正されずに減算器144を通過する。

【0042】減算器144は、動きが予測される差動的にコード化されたマクロブロック（モード間）または修正されない出力ブロック（モード内）の出力ブロックを、DCTコンバータ146へ与える。DCTコンバータ146は、各ブロックをDCTフォーマットへ変換して、DCT係数の対応する 8×8 ブロックを生じる結果となる。DCTフォーマットは、ビデオ・データの圧縮を可能にするため周波数領域でデータを表わす。各DCTブロックについての、最初の即ち最上左部の係数は、典型的にブロックのDC成分を含み、残りの値は垂直周波数および水平周波数を増加させるためのAC成分である。

【0043】DCTコンバータ146からのDCT係数は、ピクセルをジグザグ・フォーマットで配列し直すZZブロック147へ与えられる。ZZブロック147の出力は量子化器148へ与えられ、この量子化器が係数値の組を量子化値へマッピングする。典型的に、人間の目が比較的低い空間周波数よりも比較的高い空間周波数におけるイメージ成分に対して感度が低いので、低周波数係数に対しては高周波係数に対するよりも少ない組みの、即ち微小量子化が用いられる。

【0044】量子化器148からのデータ値は、記憶および（または）伝送の目的のためデータをコード化するため可変長エンコーダ（VLE）150へ与えられる。VLE150は、エントロピー・コーディング原理に従ってデータのブロックを走査して可変長コード（VLC）へ変換し、そこで比較的小さいコードがより確率の高い値に割り当てられ、コーディング利得を、またこれによりデータの圧縮を達成している。他のコーディング方式も考えられるが、このようなVLCコーディング方式の1つはハフマン（Huffman）コーディングと呼ばれる。VLCは、VLE150から先入れ先出し（FIFO）バッファ152へ与えられる。

【0045】フィールド間（インターフィールド）モードの場合、量子化器148からのデータ値は、量子化器148により行われる動作を逆にしてコード化されたイメージの各ブロックを表わす近似DCT係数を生じさせるために、逆量子化器154へ与えられる。量子化は通

常損失のあるプロセスであるので、逆量子化器154の出力はノイズおよびエラーを伴う。

【0046】逆量子化器154の出力データは、ZZブロック147の動作を逆にする逆ZZブロック155へ与えられる。逆ZZブロック155の出力は、DCTコンバータ146により行われる動作を逆にするため逆DCT (IDCT) コンバータ156へ与えられる。以下に更に述べるように、IDCTコンバータ156は、本発明に従ってIDCT計算を行うことが望ましい。IDCTコンバータ156の出力におけるフレーム差分ブロックは、2入力加算器158の1つの入力へ与えられる。この加算器158はまた、動き補償ロジック162から出力データ・ブロックを受取る。加算器158からの出力ピクセル値はフレーム・ストア・メモリ160へ与えられ、このメモリに記憶されたデータがビデオ・バッファ (図示せず) へ与えられ、モニタのような表示装置 (図示せず) 上で表示される。

【0047】フレーム・ストア・メモリ160における値は、動き推定/補償ロジック162の入力へ与えられる。一般に、この動き推定/補償ロジック162は、ブロック・コンバータ142から到来するブロックとフレーム・ストア・メモリ160に記憶される再構成された前のブロックとを比較して、動きベクトルの形態における動きを計測する。図3の動き推定/補償ロジック162は、従来技術の手法を用いて空間領域における動き推定を行う。

$$b(x) = \sum_{u=0}^7 \alpha(u) F(u) \cos \left[\frac{\pi(2x+1)u}{16} \right] \quad (1)$$

ここで、 $F(u)$ 、 $u=0, 1, \dots, 7$ はDCT係数であり、 $b(x)$ 、 $x=0, 1, \dots, 7$ が空間領域データである。正規化ファクタ $\alpha(u)$ は次のように表される。

【数4】

$$\alpha(0) = \frac{1}{2\sqrt{2}}, \quad \alpha(u) = \frac{1}{2} \text{ for } (u=1, 2, \dots, 7)$$

$$b(x, y) = \sum_{u=0}^7 \sum_{v=0}^7 \alpha(u) \alpha(v) F(u, v) \cos \left[\frac{\pi(2x+1)u}{16} \right] \cos \left[\frac{\pi(2y+1)v}{16} \right] \quad (2)$$

ここで、 $F(u, v)$ 、 $u=0, 1, \dots, 7$ 、 $v=0, 1, \dots, 7$ は 8×8 アレイに配列されたDCT係数であり、 $b(x, y)$ 、 $x=0, 1, \dots, 7$ 、 $y=0, 1, \dots, 7$ は空間領域データである。2次元IDCTは分離可能な変換であり、係数の 8×8 ブロックの行に、次いで列に1次元IDCTを適用することにより、あるいはその逆で計算できることが判る。

【0052】先に述べたように、AANアルゴリズムのような、DCT係数の 8×8 ブロックから高速完全IDCTを行うために多くのアルゴリズムが開発されてき

【0048】動き推定/補償ロジック162は、対象物即ちブロックを新たなフレームにおいて推定した位置即ち、結果として予測されたブロックにシフトする。フィールド間モードにおいて、この予測ブロックは入力ブロックから差引かれてブロック差分即ち予測誤差を得る。このプロセスは、フレーム間冗長性と予測誤差とを分離する。フィールド間モードにおいては、ブロック差分がDCTコンバータ146、ZZブロック147および量子化器148により処理されて、空間的冗長性を除去する。このため、当該方法においては、動き推定が空間領域即ちピクセル領域において行われ、従ってフレーム差分がDCT変換され量子化される。

【0049】逆DCT

先に述べたように、逆DCTの計算は、ビデオ・デコーダ74またはビデオ・エンコーダ76のいずれかで行われる。1つの構成例においては、逆DCTは、 $F[u]$ 、 $[v]$ と呼ぶ未量子化DCT係数データを受取り、周波数領域からのデータを再びピクセル領域へ変換するため逆離散コサイン変換を行うことを含む。逆DCT演算は、典型的には、多くのイメージおよびビデオ圧縮用途において 8×8 データのブロックに対して行われる。逆DCTは、 $b(x, y)$ と呼ぶ出力を生じる。

【0050】8ポイントの1次元IDCTは、下式により定義される。

【数3】

【0051】2次元の 8×8 IDCTは、下式により定義される。

【数5】

た。典型的なイメージおよびビデオ圧縮用途に対して、 8×8 変換係数ブロックはまばらなマトリクスであり、即ち、多くの係数がゼロである。更にまた、非ゼロ係数は通常低周波領域、即ち、係数の行および列の両インデックスが小さな数である領域に分布される。第1の属性から、少数の非ゼロ係数を持つブロックに対しては、全ての係数から完全IDCTを行うよりも式(2)から各非ゼロ係数に対してIDCTデータを直接計算する方が少ない計算で済むことが認識される。第2の属性から、特に指定された低周波領域 (第1四半分部の如

き)における係数の数がある閾値より大きい時、(第1四半分部の係数の 4×4 アレイからのように)低周波係数からIDCTデータを計算する領域的IDCTアルゴリズムの適用が計算を更に早め得ることが認識される。

【0053】従って、本発明の一実施形態において、 8×8 DCT変換された係数が少なくとも2つの領域へ分けられる。図5は、例示的な分割を示す。図5は、係数マトリックスの第1四半分部により形成される第1の領域500と、このマトリックスの四半分部2、3および4により形成される残りの領域502とを示している。以下に更に詳細に述べるように、領域的IDCTアルゴリズムは、第1の領域500における係数 $F(U, V)$ ($U, V=0, 1, 3, 3$)に適用される。本文で用いられる如き「領域的IDCTアルゴリズム」とは、定義された領域の全てのDCT係数、非ゼロおよびゼロの両方の係数が逆DCTの計算に適用される所与の領域に適用される任意のアルゴリズムを意味する。例示的な領域的IDCTアルゴリズムは、先に述べたようなAANアルゴリズムである。残りの領域502に対しては、各非ゼロ係数について直接IDCT計算が行われる。直接IDCT計算は、各非ゼロ係数に対して式(2)の計算により行われる。残りの領域502内のゼロの係数についての計算は行われない。両方の領域からの結果は、次に一緒に組合わされて、IDCT演算の 8×8 空間データ $b(x, y)$ の結果が導き出される。

【0054】次に、本発明の1つの特定構成に関する詳細を考察する。この構成においては、1組のサブブロックアキュムレータ $S_{r,p,c,p}(x, y)$ が維持され、ここで $r,p=0, 1$ および $c,p=0, 1$ がそれぞれ行パリティおよび列パリティであり、 $x=0, 1, 2, 3$ および $y=0, 1, 2, 3$ である。サブブロック・アキュムレータ $S_{r,p,c,p}(x, y)$ は、下式により示されるように、0へ初期設定される。

$$S_{r,p,c,p}(x, y) = 0$$

【0055】領域的IDCTアルゴリズムを用いて、第1の領域500における全ての係数に関して計算が行われる。第1の領域500におけるDCT係数は、図6に示される。領域的IDCTアルゴリズムのこのような特定の構成においては、第1の領域500における $4 \times 4 = 16$ 係数(即ち、 $F(u, v)$ 、 $u, v=0, 1, 2, 3$)は、4つのグループ、即ち、係数の行および列のインデックスのパリティに従って、偶数行-偶数列、偶数行-奇数列、奇数行-偶数列、奇数行-奇数列へ分けられる。これらの4つのグループは、図7に示される。

【0056】図7は更に、4つのグループ分けにより定義されるDCT係数データが $s_{0,0}$ 、 $s_{0,1}$ 、 $s_{1,0}$ および $s_{1,1}$ と称する1組のIDCT成分クラスへ変換される。各成分クラスの計算に関する詳細は、図8により示される偶数の1次元演算子、図9により示される奇数の1次元

演算子、およびそれぞれ $s_{0,0}$ および $s_{0,1}$ に対して図10および図11に示される計算例を参照することによりよく理解される。

【0057】それぞれ図8および図9の偶数および奇数の演算子については、偶数の係数 F_0 および F_2 が e

(0)、 $e(1)$ 、 $e(2)$ および $e(3)$ にマッピングされ、奇数の係数 F_1 および F_3 は $o(0)$ 、 o

(1)、 $o(2)$ および $o(3)$ にマッピングされる。

黒丸につながる2本の線は、加算が行われることを意味

する。白い丸は、演算が行われないことを意味する。ブ

ロックを有する線は、乗算が行われることを意味する。

矢印を有する線は、負の値を意味する。下記のパラメー

タが、図8および図9に適用することができる。

$$b_1 = 0.414$$

$$b_2 = 0.199$$

$$b_3 = 0.668$$

$$b_4 = 1.414$$

$$b_5 = 0.848$$

$$b_6 = 0.235$$

スケーリング・ファクタ

$$s_{0,0}^{-1} = 0.35355339$$

$$s_{1,1}^{-1} = 0.490392640$$

$$s_{2,2}^{-1} = 0.461939766$$

$$s_{3,3}^{-1} = 0.415734806$$

【0058】偶数-偶数IDCT成分クラス $s_{0,0}$ の計算は、図10に示される。図8の偶数演算子は、最初に4ピクセルの偶数-偶数グループの各行に適用されて、それぞれ4つの値の2つの行(即ち、 $e_0(0) - e_0(3)$ および $e_2(0) - e_2(3)$)を生成する。その結果の各列は、図8の同じ偶数演算子に適用されて図示のようにデータの 4×4 ブロックを得る。このデータ・ブロックは、 $x=0, 1, 2, 3$ および $y=0, 1, 2, 3$ に対して $s_{0,0}(x, y)$ に記憶される。図8および図9の演算子が最初は列方向に次いで行方向に交互に適用され、計算されたマトリックス $s_{0,0}$ に差を生じないことが判る。

【0059】次に図11において、DCT係数の偶数-奇数グループについては、図9の奇数演算子が行方向に、次いで図8の偶数演算子が列方向に奇数演算子の演算結果に適用される。最終結果は、 $x=0, 1, 2, 3$ および $y=0, 1, 2, 3$ に対して $s_{0,1}(x, y)$ に記憶される。再び、行方向および列方向の演算の順序が切換えられる。奇数-偶数および奇数-奇数のグループについては、奇数演算子は列方向に、偶数または奇数の演算子は行方向にそれぞれ適用される。結果は、それぞれ $s_{1,0}(x, y)$ および $s_{1,1}(x, y)$ に記憶される。

【0060】最初の領域結果を形成するIDCT成分クラス $s_{0,0}$ 、 $s_{0,1}$ 、 $s_{1,0}$ および $s_{1,1}$ の計算時に、残りの領域502における非ゼロ係数について計算が行われる。残りの領域502における非ゼロの各係数 $F(u, v)$

については、(u=0, 1, 2, 3; v=4, 5, 6, 7およびu=4, 5, 6, 7; v=0, 1, . . . , 7)であり、ここでuは行のインデックスを指し、vは列のインデックスを指し、アキュムレータ(3)が下式によ

$$S_{parity(u), parity(v)}(x, y) = S_{parity(u), parity(v)}(x, y) + F(u, v) \times K_{uv}(x, y) \quad (3)$$

ここで、

$$K_{uv}(x, y) = \alpha(u)\alpha(v) \cos\left[\frac{\pi(2x+1)u}{16}\right] \cos\left[\frac{\pi(2y+1)v}{16}\right] \quad \text{【数7】} \quad (4)$$

である。

【0062】パリティ(u)は、uのパリティであり、即ち、次のようになる。

【数8】

$$parity(u) = \begin{cases} 0, & \text{if } u \text{ is even} \\ 1, & \text{if } u \text{ is odd} \end{cases}$$

同様に、パリティ(v)はvのパリティであり、即ち、次のようになる。

【数9】

$$parity(v) = \begin{cases} 0, & \text{if } v \text{ is even} \\ 1, & \text{if } v \text{ is odd} \end{cases}$$

【0063】残りの領域502内の全ての非ゼロ係数に対する式(3)の完全な計算時に、結果のIDCT成分クラスs₀₀、s₀₁、s₁₀およびs₁₁が数学的に8×8IDCT係数データの全ブロックに対する各成分クラス(即ち、偶数-偶数、偶数-奇数、など)に対するIDCTデータを表わすことが判る。

【0064】従って、数学的には次のようになる。

【数10】

$$s_{00}(x, y) = \sum_{\substack{u \text{ is even} \\ v \text{ is even}}} F(u, v) K_{uv}(x, y)$$

ここで、x, y=0, 1, 2, 3; u, v=0, 1, 2, . . . , 7; F(u, v)は周波数係数; K_{uv}(x, y)は、式(4)のIDCTカーネルである。また、s₀₁(x, y)、s₁₀(x, y)、s₁₁(x, y)は次のようになる。

【数11】

$$s_{01}(x, y) = \sum_{\substack{u \text{ is even} \\ v \text{ is odd}}} F(u, v) K_{uv}(x, y)$$

$$\begin{aligned} b(x, y+4) &= s_{00}(x, 3-y) - s_{01}(x, 3-y) + s_{10}(x, 3-y) - s_{11}(x, 3-y) \\ b(x+4, y) &= s_{00}(3-x, y) + s_{01}(3-x, y) - s_{10}(3-x, y) - s_{11}(3-x, y) \\ b(x+4, y+4) &= s_{00}(3-x, 3-y) - s_{01}(3-x, 3-y) - s_{10}(3-x, 3-y) + s_{11}(3-x, 3-y) \end{aligned}$$

【0067】他の実施の形態において、IDCT成分クラス出力へのマッピングが他の計算即ち演算を用いて行われることが判る。例えば、各4×4IDCT成分ク

り更新される。

【0061】x=0, 1, 2, 3およびy=0, 1, 2, 3に対して、

【数6】

【数7】

【数12】

$$s_{10}(x, y) = \sum_{\substack{\text{odd } u \\ \text{even } v}} F(u, v) K_{uv}(x, y)$$

【数13】

$$s_{11}(x, y) = \sum_{\substack{\text{odd } u \\ \text{odd } v}} F(u, v) K_{uv}(x, y)$$

【0065】IDCT成分クラスは、次に出力マトリックスb(x, y)にマッピングされる。一実施形態では、このマッピング動作は、図12に示される2次元の行-列バタフライ演算(butterfly operation)により行われる。図12は、x方向に沿って8×4の偶数のxクラスを生じさせるために、偶数-偶数クラスおよび偶数-奇数クラスがエレメント単位にどのように組合わされ得るかを示し、また同様に、奇数-偶数クラスおよび奇数-奇数クラスがどのように8×4の奇数xクラスに組合わされ得るかを示している。別のバタフライ演算は、図示のように、全空間値マトリックスb(x, y)を生じる。

【0066】図12に示されるようなIDCT成分クラスを出力b(x, y)へマッピングする前記バタフライ演算は、幾つかの式の計算により行われる。特に、出力ブロックの第1四半分は下式のように計算される。x=0, 1, 2, 3およびy=0, 1, 2, 3に対して、b(x, y)=s₀₀(x, y)+s₀₁(x, y)+s₁₀(x, y)+s₁₁(x, y)

同様に、出力ブロックの第2四半分、第3四半分および第4四半分も下式のように計算される。x=0, 1, 2, 3およびy=0, 1, 2, 3に対して

【数14】

ラスは、既知の対称性に従って8×8成分クラスへ変換される。この変換された8×8IDCT成分クラスは共に加算されて出力マトリックスb(x, y)を形成す

る。

【0068】図13は、例えば、ビデオ・デコーダ74またはビデオ・エンコーダ76のIDCT計算ユニットの一実施形態内で実現される機能性の分割を示すブロック図である。領域的なIDCT計算エンジン902は、先に述べたように、第1四半分部の係数に対する領域的なIDCT計算を実現し、直接IDCT計算エンジン904は、先に述べたように、残りの領域の非ゼロ係数に対する直接IDCT計算を実現する。組合わせユニット906は、エンジン902と904の計算結果に対する先に述べたようなマッピングおよび組合わせ機能を実施する。領域的IDCT計算エンジン902、直接IDCT計算エンジン904および組合わせユニット906の機能性は、必要に応じてソフトウェアまたはハードウェアのいずれかにおいて実現される。

【0069】先に述べたような逆離散コサイン変換法の採用は、従来技術の方法よりも効率的よく実行することができる。IDCT法は、高性能を得るためにイメージとビデオの圧縮解除および圧縮の両システム内に用いることができる。

【0070】他の実施の形態において、第1の領域および残りの領域を画定するDCT係数マトリックスの領域が図5に示した領域とは異なるようにすることができることが理解されよう。更に、図8および図9に示したものの以外の演算子が領域的なIDCTアルゴリズムの実行時に種々の係数に適用することができることが理解されよう。

【0071】本発明のシステムおよび方法を実施の形態に関して説明したが、これは本文に述べた特定形態に限定することを意図するものではなく、特許請求の範囲により記載されるように本発明の趣旨と範囲内に含まれ得るような変更、修正および相等技術を包含することを意図するものである。

【図面の簡単な説明】

【図1】本発明によりビデオ復号を行い、高速逆離散コサイン変換を実行するための機構を含むコンピュータ・システムを示す図である。

【図2】図1のコンピュータ・システムを示すブロック図である。

【図3】ビデオ・デコーダを示すブロック図である。

【図4】ビデオ・エンコーダを示すブロック図である。

【図5】8×8DCT係数マトリックスを例示的な2つの領域への分割を示す図である。

【図6】DCT係数マトリックスの第1四半分部を示す図である。

【図7】第1四半分部のDCT係数の偶数-偶数グループと、偶数-奇数グループと、奇数-偶数グループと、

奇数-奇数グループへのグループ化を示す図である。

【図8】偶数の1次元演算子を示す図である。

【図9】奇数の1次元演算子を示す図である。

【図10】偶数-偶数IDCT成分クラスおよび s_{00} の計算を示す図である。

【図11】偶数-奇数成分クラス s_{00} の計算を示す図である。

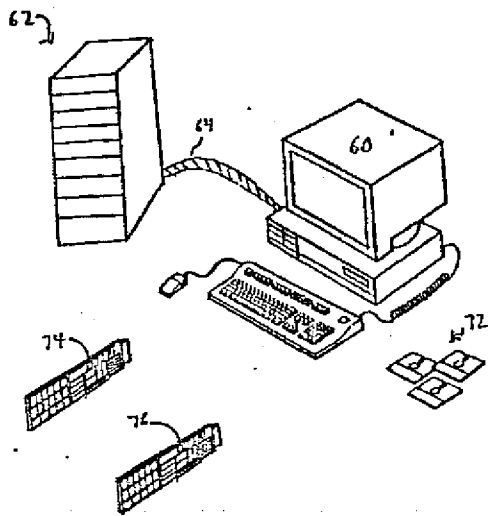
【図12】バタフライ演算を用いるIDCT成分クラスの空間的マトリックス $B(x, y)$ へのマッピングを示す図である。

【図13】IDCT計算ユニット内で実現される機能性の分割を示すブロック図である。

【符号の説明】

- 60 コンピュータ・システム
- 62 メディア記憶装置
- 64 ケーブル
- 72 フロッピ・ディスク
- 74 ビデオ・デコーダ
- 76 ビデオ・エンコーダ
- 80 プロセッサ
- 82 チップセット・ロジック
- 84 システム・メモリ
- 86 PCIバス
- 88 ビデオ
- 90 ハード・ドライブ
- 102 可変長復号ブロック
- 104 逆走査ブロック
- 106 逆量子化ブロック
- 108 逆DCTブロック
- 110 動き補償ブロック
- 112 フレーム・ストア・メモリ
- 142 ブロック・コンバータ
- 144 減算器
- 146 DCTコンバータ
- 147 ZZブロック
- 148 量子化器
- 150 可変長エンコーダ (VLE)
- 152 先入れ先出し (FIFO) バッファ
- 154 逆量子化器
- 155 逆ZZブロック
- 156 IDCTコンバータ
- 158 2入力加算器
- 160 フレーム・ストア・メモリ
- 162 動き推定/補償ロジック
- 166 マルチプレクサ
- 170 イントラSW決定ブロック

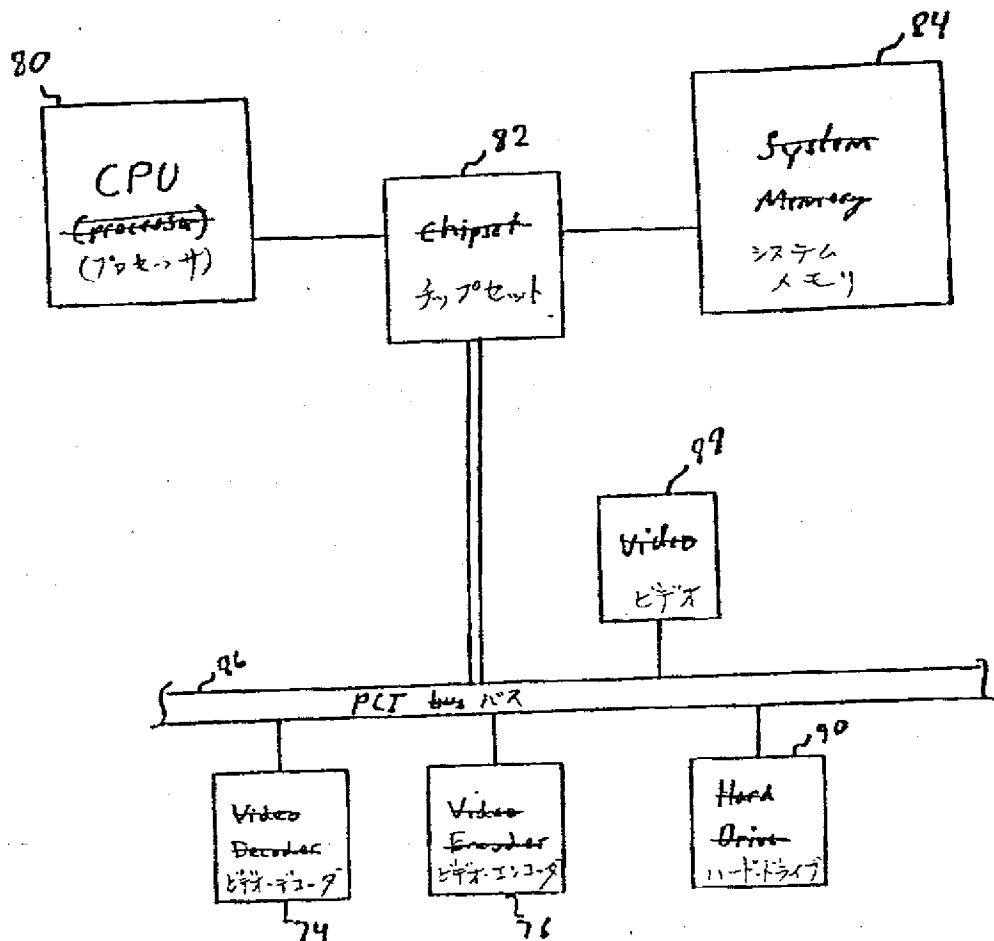
【図1】



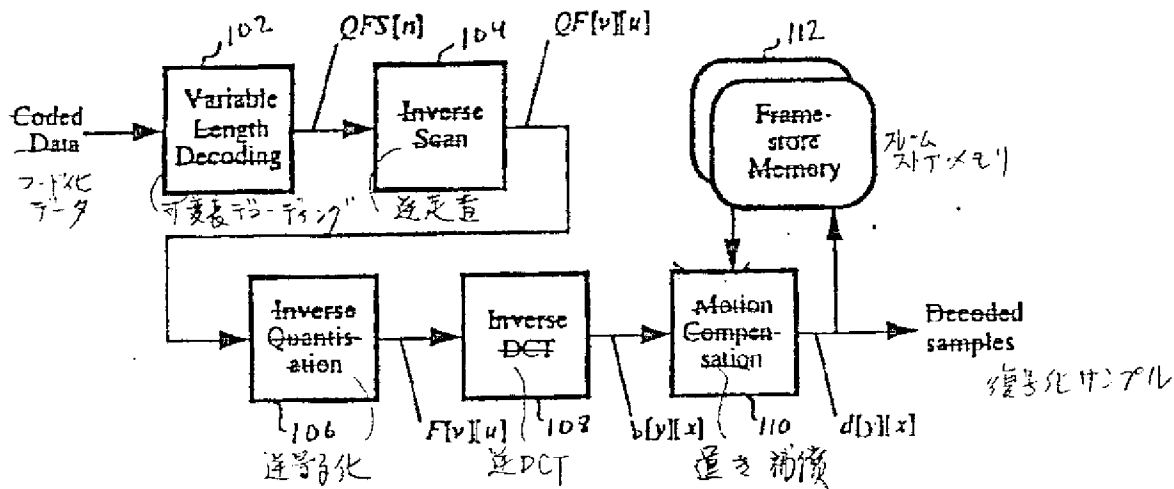
【図6】

$$F_i(u,v) = \begin{bmatrix} F_{00} & F_{01} & F_{02} & F_{03} \\ F_{10} & F_{11} & F_{12} & F_{13} \\ F_{20} & F_{21} & F_{22} & F_{23} \\ F_{30} & F_{31} & F_{32} & F_{33} \end{bmatrix}$$

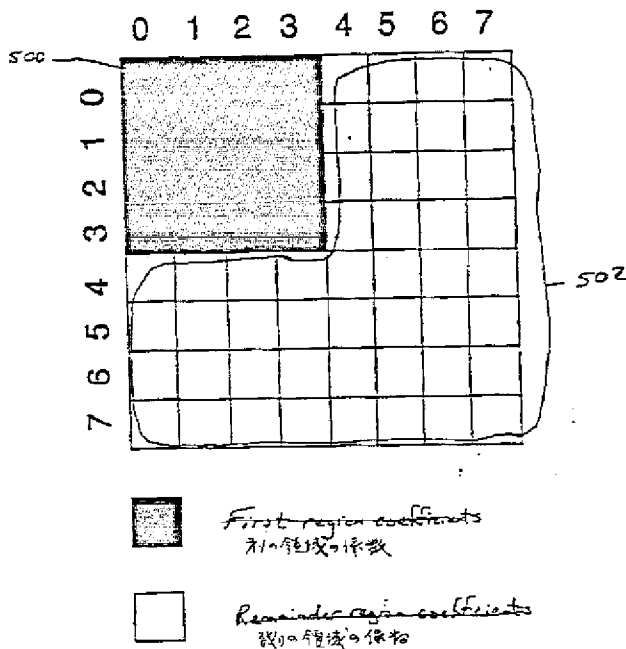
【図2】



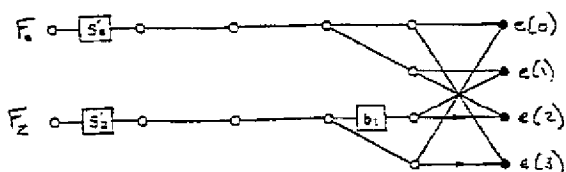
【図3】



【図5】

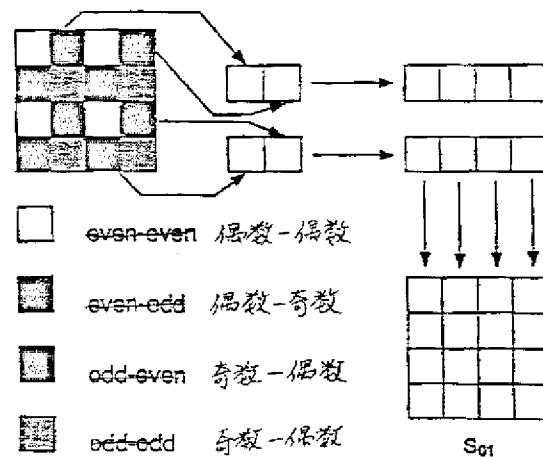


【図8】

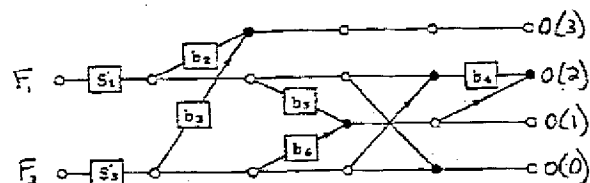


偶数Q1DCT1次元演算子: $f(0)$ および $f(2)$ を $e(0)$ 、 $e(1)$ 、 $e(2)$ および $e(3)$ へマッピング。 $b_1=0.414$ 、スケーリング・ファクタは $s'_1=0.35355339$ および $s'_2=0.461939766$

【図7】

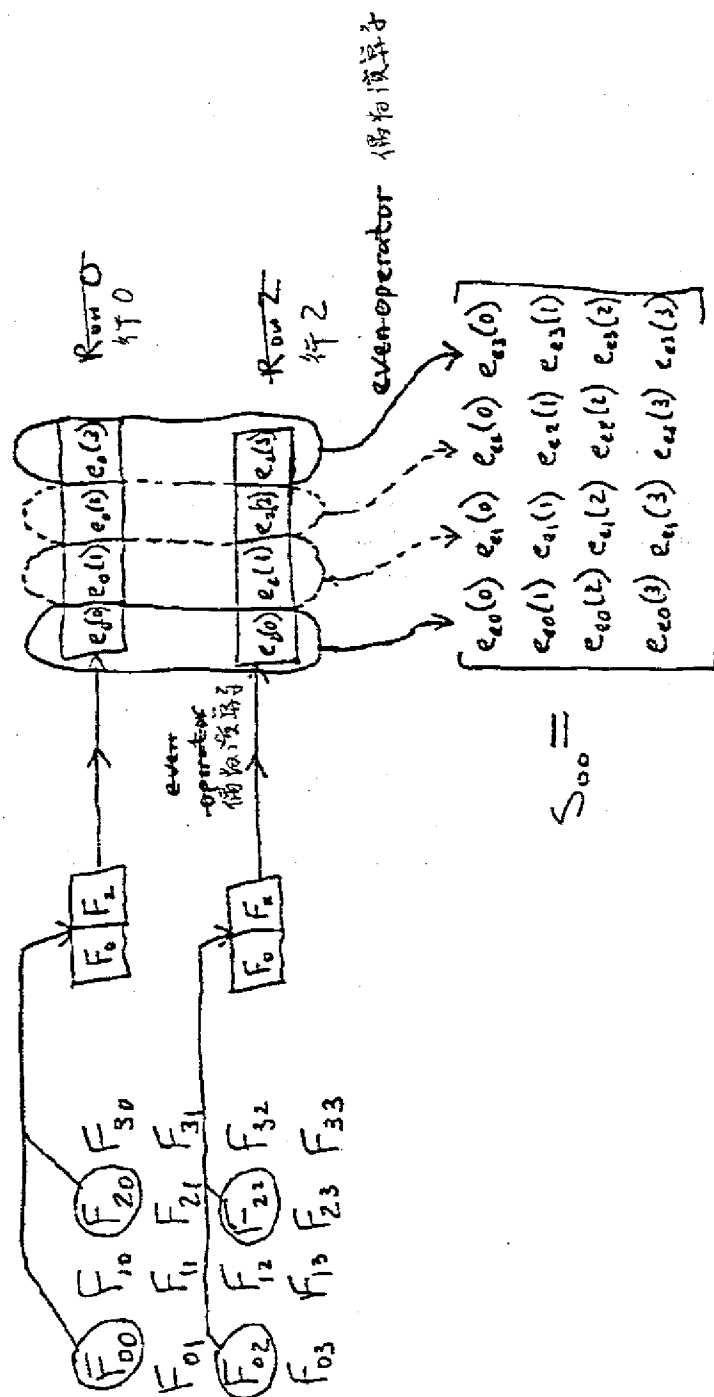


【図9】

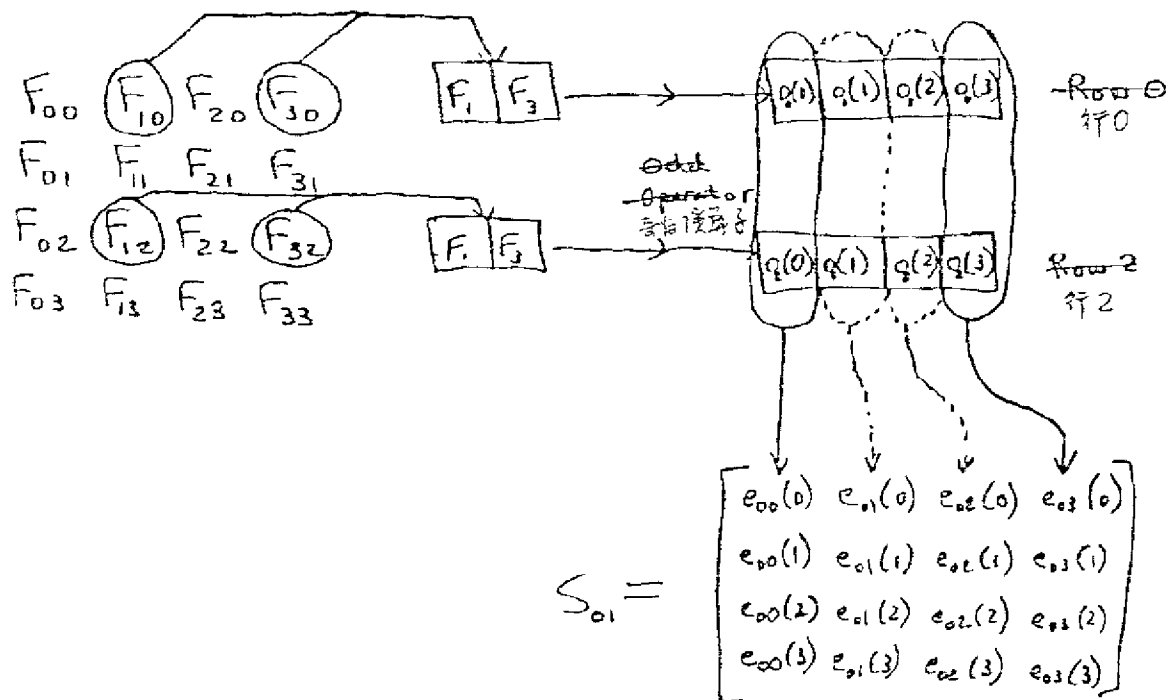


奇数Q1DCT1次元演算子: $f(1)$ および $f(3)$ を $o(0)$ 、 $o(1)$ 、 $o(2)$ および $o(3)$ へマッピング。 $b_2=0.199$ 、 $b_3=0.668$ 、 $b_4=1.414$ 、 $b_5=0.848$ 、 $b_6=0.235$ 、およびスケーリング・ファクタは $s'_1=0.490392640$ および $s'_2=0.415734806$

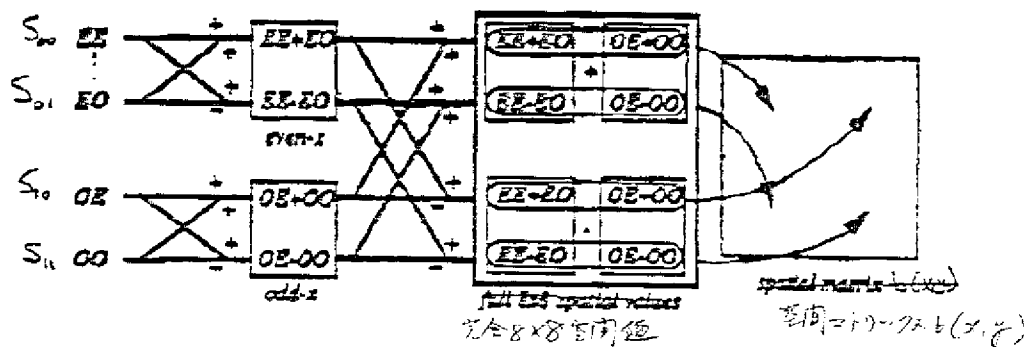
【図10】



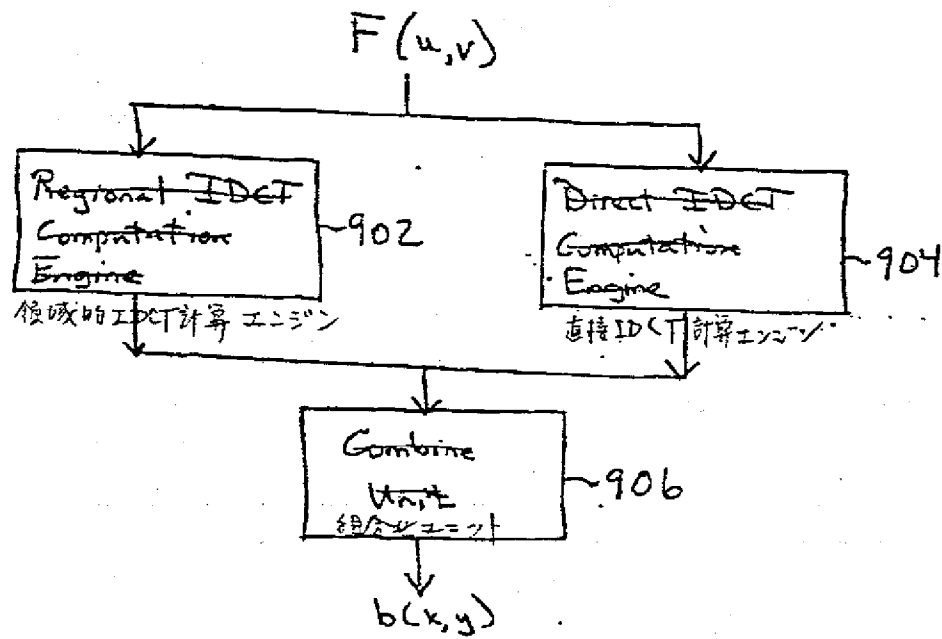
【図 11】



【図 12】



【図13】



フロントページの続き

(71)出願人 597004720

2550 Garcia Avenue, MS
PAL1-521, Mountain V
iew, California 94043-
1100, United States of
America

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **10-322699**

(43)Date of publication of application : **04.12.1998**

(51)Int.Cl.

H04N 7/30

H03M 7/30

H04N 1/41

(21)Application number : **10-006712**

(71)Applicant : **SUN MICROSYST INC**

(22)Date of filing : **16.01.1998**

(72)Inventor : **DING WEI**

(30)Priority

Priority number : **97 784739**

Priority date : **15.01.1997**

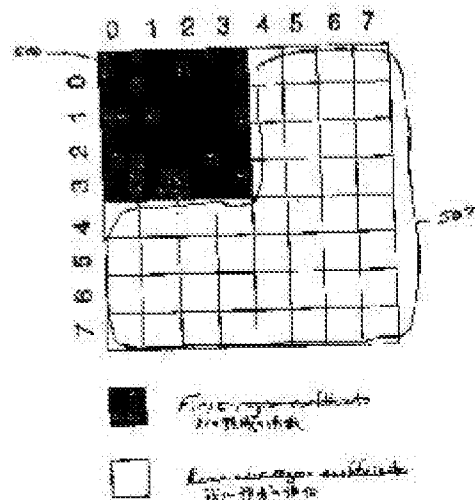
Priority country : **US**

(54) FAST INVERSE DISCRETE COSINE TRANSFORMATION METHOD AND SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a video compression/compression release system which converts an array of a DCT(discrete cosine transformation) coefficient into a two-dimensional array of space data.

SOLUTION: An array of a DCT transformation coefficient is divided into two groups, an area IDCT(inverse discrete cosine transformation) algorithm is applied to both coefficients of non-zero and zero of a 1st group, and IDCT calculation is applied only to non-zero coefficient of a 2nd group. An output array of space data is formed by combining or mapping operation results. 8 × 8 array of the DCT coefficient is transformed and a 1st area is defined by a 1st quarter part of a coefficient in the 8 × 8 array. An area IDCT algorithm is applied to both coefficients of zero and non-zero in the 1st quarter part. Non-zero coefficients in the other three quarter parts are directly calculated, the result of direct calculation is combined with a result of an area IDCT algorithm that is applied to the coefficient of the 1st quarter part. The result value is mapped to an output matrix.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]